

Caratteristiche generali della porta B

La porta B dispone di otto linee bidirezionali, i cui indirizzi si determinano programmando i bit del registro TRISB, così come la porta A. Il valore della porta B è contenuto nel registro PORTB, che è ripetuto nei banchi 0 e 2 agli indirizzi 06 H e 106 H, rispettivamente. TRISB occupa gli indirizzi 86 H e 186 H dei banchi dispari 1 e 3.

La nomenclatura delle linee della porta B, che normalmente funzionano come I/O digitali, è la seguente:



I registri PORTB e TRISB sono ripetuti sui banchi pari e dispari.

processore genera un interrupt che ferma il programma in corso, facendo deviare il flusso di

di programma si realizza sempre in serie, applicando gli impulsi di clock per il sincronismo tramite il piedino RB6/PGC e i dati tramite il piedino RB7/PGD.

RB0/INT	E/S digitale/richiesta di interrupt
RB1	E/S digitale
RB2	E/S digitale
RB3/PGM	E/S digitale/massa quando si programma con bassa tensione
RB4	E/S digitale
RB5	E/S digitale
RB6/PGC	E/S digitale/clock per la programmazione seriale
RB7/PGD	E/S digitale/dati per la programmazione seriale

Nel programma seguente si configurano come ingressi le linee RB<3:0> e RB<7:6>, e le RB<5:4> come uscite.

controllo al vector di interrupt che è all'indirizzo 004 H della memoria di programma. Il PIC può essere scritto con la normale tensione di

BCF	STATUS, RP0	
BCF	STATUS, RP1	; Dato che RP0 = RP1 = 0 si sceglie il banco 0
CLRF	PORTB	; Inizializza la porta B
BSF	STATUS, RP0	; Selezione del banco 1
MOVLW	0xCF	; W = 1100 1111
MOVWF	TRISB	; Si configurano le linee come I/O

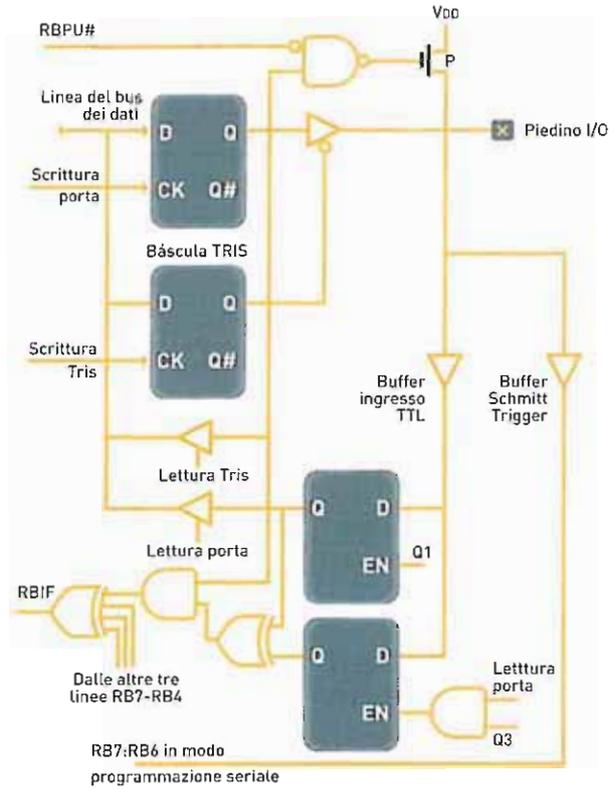
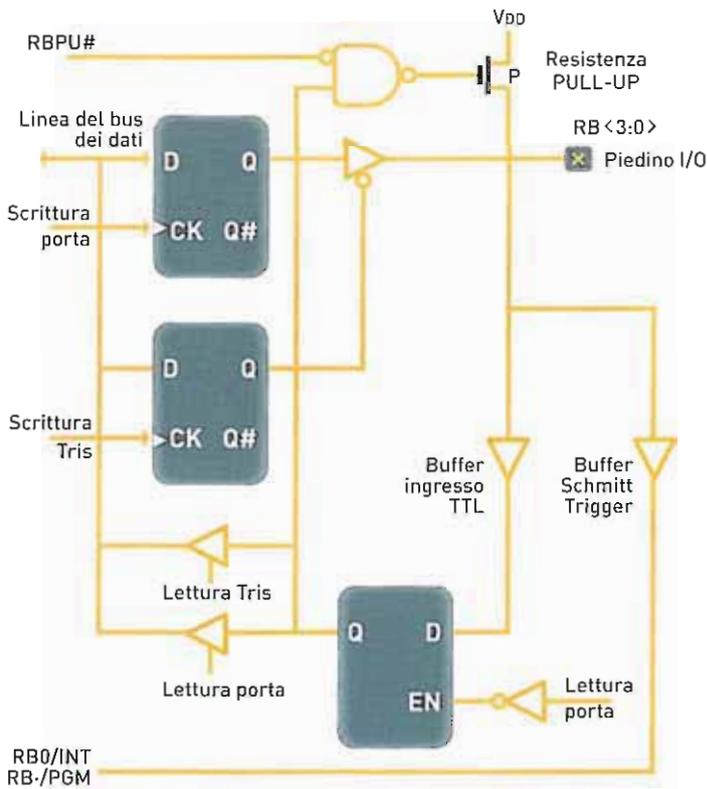
Il piedino RB0 ha la funzione di I/O digitale multiplexata con la richiesta di interrupt.

Quando questo secondo modo di funzionamento viene attivato, il

alimentazione di 5 V, quindi il polo positivo dell'alimentazione viene collegato al pin MCLR#/VPP e il piedino RB3/PGM viene collegato a massa. La scrittura della memoria

Architettura interna della porta B

Tutte le linee della porta B dispongono di una resistenza interna di pull-up che è collegata al positivo dell'alimentazione quando si pone a 0 il bit RBPU#, che è quello più significativo del registro di controllo OPTION, il quale è posizionato all'indirizzo 81 H e 181 H. Come si può vedere nello schema della pagina successiva, la resistenza di pull-up è un transistor CMOS di tipo P, che si scollega automaticamente quando la linea è configurata come uscita. Quando si produce un reset per collegamento dell'alimentazione (POR) vengono scollegate tutte le resistenze pull-up. Per abilitare la resistenza di pull-up è necessario che RBPU# = 0 e che il flip-flop del TRISB contenga un 1 (ingresso).



Schema dei collegamenti interni dei piedini RB<3:0> della porta B.

Schema del collegamento interno dei piedini RB<7:4> che possono essere programmati per generare una richiesta di interrupt quando uno di essi cambia stato.

Le caratteristiche delle linee RB<7:4>

Le quattro linee più significative della porta B, hanno la particolarità di poter essere programmate per generare un interrupt quando una di esse cambia il suo stato logico. Per questo tipo

di funzionamento bisogna configurare queste linee come ingressi e comparare continuamente il loro attuale valore logico con quello precedente, per generare una richiesta di interrupt al processore quando questi due valori non coincidono e il bit di autorizzazione di

interrupt lo permette. Se si genera un interrupt di questo tipo, il bit RBIF del registro di controllo INTCON passa automaticamente a 1. Questo particolare modo di lavorare, è molto utilizzato nella scansione dei pulsanti delle tastiere matriciali.

INDIRIZZO	NOME	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0	VALORE IN POR BOR	VALORE NEL RESTO DEI RESET
06h, 106h	PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxx	uuuu uuuu
86h, 186h	TRISB	Registro di configurazione della porta B								1111 1111	1111 1111
81h, 181h	OPTION-REG	RBPU#	INTDEG	TOCS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111

Questa tabella riporta la distribuzione interna dei registri che partecipano alla gestione della porta B.