

La memoria EEPROM

I microcontroller PIC16F87X dispongono di tre tipi di memoria:

1ª. Memoria delle istruzioni FLASH.

Anche chiamata memoria dei codici; è costruita in tecnologia FLASH ed è il luogo dove viene scritto il programma di applicazione.

2ª. Memoria dei dati RAM.

È molto rapida e si può leggere e scrivere, però è volatile. È di tipo RAM e contiene i dati del programma e i valori dei registri di controllo.

3ª. Memoria dei dati EEPROM.

Serve per contenere dati generali del programma di cui è necessaria la conservazione anche quando viene tolta l'alimentazione e, per questo, non possono essere memorizzati nella RAM. Non è volatile e può essere letta, scritta, cancellata e riscritta mediante segnali elettrici, supporta più di 1.000.000 di cicli di cancellazione/scrittura. Mantiene l'informazione memorizzata più di 40 anni.

Struttura della EEPROM

Lo spazio della memoria EEPROM non è mappato all'interno della zona della memoria dei dati RAM.

È uno spazio indipendente che viene indirizzato in modo particolare. Come si può vedere

CAPACITÀ DEL PIC16F870	
Memoria FLASH:	2K X 14
Memoria RAM:	128 X 8
Memoria EEPROM:	64 x 8

nella figura, la EEPROM del PIC16F870 è composta da 64 byte che occupano gli indirizzi compresi fra lo 00 Hex e il 3F Hex. Per leggere o scrivere qualsiasi indirizzo della EEPROM si utilizzano 6 registri specifici (SFR) della RAM:

EEADR:

Indirizzo della EEPROM.

EEADRH:

Parte alta dell'indirizzo per accesso alla FLASH.

EEDATA:

Dato contenuto nell'indirizzo della EEPROM.

EEDATAH:

Parte alta del contenuto quando si accede alla FLASH.

EEPROM PIC16F870	
INDIRIZZO (HEX)	CONTENUTO (8 BIT)
00	—
01	—
-	-
-	-
-	-
-	-
-	-
-	-
-	-
-	-
-	-
-	-
-	-
-	-
-	-
-	-
-	-
-	-
-	-
-	-
3E	—
3F	—

Struttura della EEPROM del PIC16F870 con 64 byte di capacità.

EECON1:

Registro di controllo 1.

EECON2:

Registro di controllo 2.

In realtà, dei 6 registri indicati, quelli chiamati EEADRH ed EEDATAH non sono utilizzati per l'accesso alla EEPROM. Servono per accedere alla memoria FLASH, i cui indirizzi e contenuti hanno una lunghezza superiore agli 8 bit. Nel registro EEADR è contenuto l'indirizzo a cui accedere, nei registri di controllo si programmano le operazioni da realizzare e nel registro EEDATA si colloca il dato contenuto nell'indirizzo quando viene letto, nel caso di una scrittura invece si pone in EEDATA il valore dell'informazione da scrivere. Dato che l'indirizzo più alto è 3F Hex e il dato contenuto è da 8 bit, sia gli indirizzi che i dati sono contenuti nei registri EEADR ed EEDATA, rispettivamente. Ciò non accade quando si desidera accedere alla memoria FLASH in quanto, dato che può arrivare ad avere una capacità di 8192 indirizzi, (8K) richiede un indirizzamento superiore agli 8 bit: quindi viene usato EEADRH per contenere la parte alta dell'indirizzo stesso. La stessa cosa succede con il contenuto dell'indirizzo, il quale essendo da 14 bit ha bisogno del registro EEDATAH per contenere i 6 che non entrano in EEADR. Ci sono PIC16F87X che arrivano sino a 256 byte di EEPROM e l'indirizzo più alto è FF Hex, che utilizza tutti gli 8 bit del registro EEADR. Nel



PIC16F870 ci sono solo 64 byte di EEPROM e l'indirizzo più alto è il 3F Hex, che è formato da 6 bit, quindi i due bit più significativi di EEADR non sono utilizzati e devono essere cancellati per evitare accessi incontrollati.

Registri di controllo

Per governare il comportamento e l'operatività della EEPROM sono utilizzati due registri: EECON1 ed EECON2. In realtà esiste solo EECON1, perché EECON2 non è implementato fisicamente e viene utilizzato solamente per assicurare la sequenza delle operazioni di scrittura nella EEPROM.

L'operazione di scrittura di un indirizzo della EEPROM è un lavoro delicato e dura a lungo, circa 2 millisecondi, che sono un'eternità per un PIC. Essendo una funzione critica, legata alla tensione di alimentazione, alla temperatura e ad altri fattori, quando termina è necessario controllarne il risultato, per fare in modo che il processore possa conoscerlo e realizzare nuovi accessi. Per questo il flag della EEPROM EEIF viene attivato quando termina un'operazione di scrittura. Il registro fantasma EECON2 è caricato con il valore 55 Hex e successivamente con il valore AA Hex: si tratta di una procedura di sicurezza raccomandata dal costruttore, così come mostrato nel riquadro della figura. Il bit EEPGD del registro EECON1 seleziona l'accesso alla EEPROM (0) o alla FLASH (1). Il bit WR deve essere impostato a 1 per iniziare un'operazione di scrittura e passa a 0 automaticamente quando termina la medesima. RD deve essere impostato a 1 per iniziare la lettura di un indirizzo. Per evitare

EECON1



Struttura interna del registro di controllo EECON1 per la EEPROM.

scritture indesiderate che possono verificarsi come conseguenza di rumore elettrico interno viene utilizzato il bit WREN (Permesso di Scrittura), che deve essere impostato a 1 all'inizio della scrittura e successivamente passato a 0.

Durante l'inizializzazione del microcontroller, che è una fase pericolosa, viene inibita la scrittura dei dati nella EEPROM per 72 millisecondi, tempo controllato dal temporizzatore interno di Power-up. Tale protezione deve essere realizzata anche durante le operazioni di scrittura della FLASH, e a questo scopo si utilizza il bit WRT della Parola di Configurazione. Quando il bit WERR vale 1 indica che si è verificato un errore nella scrittura causato da mancanza di tempo necessario, cosa che avviene solitamente a causa di un Reset o dell'overflow del Watchdog.



Le memorie sono componenti indispensabili in tutti i sistemi con microcomputer.

L'interrupt della EEPROM

Nel registro PIR2 troviamo il bit flag di termine della scrittura nella EEPROM EEIF. Nel registro PIE2 troviamo il bit di abilitazione di interrupt della EEPROM EEIE, che bisogna impostare a 1 se si desidera generare un interrupt quando termina l'operazione di scrittura. Inoltre è necessario impostare a 1 il bit di abilitazione generale GIE — l'abilitazione globale per tutti gli interrupt — e il PEIE, che è quello relativo alle periferiche ausiliarie.

PROGRAMMA STRUTTURA EEPROM

BSF	STATUS,RP1	; Selezione del banco 2 della RAM
BCF	STATUS,RP0	
MOVF	INDIRIZZO,W	; Carico dell'indirizzo EEADR
MOVWF	EEADR	
MOVF	DATA,W	; Carico del dato da scrivere in EEADATA
MOVWF	EEADATA	
BSF	STATUS,RP0	; Selezione del Banco 3 della RAM
BCF	EECON1,EEPGD	; Selezione della EEPROM per l'accesso
BCF	EECON1,WREN	; Permesso di scrittura EEPROM
BCF	INTCON,GIE	; Inibizione di tutti gli interrupt
MVLW	55 H	; Si carica 55 H in EECON2
MOVWF	EECON2	
MOVLW	AA H	; Si carica AA H in EECON2
MOVWF	EECON2	
BSF	EECON1,WR	; Ordine di indirizzo della scrittura
BSF	INTCON,GIE	; Si abilitano gli interrupt (PEIE = EEIE = 1)
SLEEP		; Si passa in stato di riposo sino all'interrupt EEPROM
BCF	EECON1,EEIF	; Avvenuto inibite si cancella EEIF
BCF	EECON1,WREN	; Vengono inibite le scritture

