

Programmazione del modo master del bus I2C

Come è già stato esposto in precedenza, i PIC16F87X dispongono di due registri interni per programmare il modo lavoro del microcontroller con il bus I2C. Nella figura è riportata la distribuzione dei bit che configurano questi registri.

Registro SSPSTAT

Si tratta del registro di stato, tutti i suoi bit possono essere letti, ma solo i due più significativi possono essere scritti. Nel modo master se $SMP = 1$, i dati devono essere campionati al termine del periodo di clock, mentre se $SMP = 0$ il campionamento avviene a metà del medesimo. Per selezionare i livelli sulle linee SDA e SCL si utilizza il bit CKE. Quando si verifica la condizione di inizio, o START, si imposta a 1 il bit S; mentre quando succede la stessa cosa con la condizione di STOP si pone a 1 il bit P.

Se il bit $D/A\# = 1$ significa che il dato ricevuto corrisponde a un'informazione e se vale 0 il dato ricevuto corrisponde a un indirizzo. L'operazione che si realizza sullo slave può essere di lettura o di scrittura a seconda del valore del bit $R/W\#$. Quando lo slave è raffigurato con un indirizzo di 10 bit, il bit UA vale 1, se è valido il contrario significa che l'indirizzo è di 7 bit. Infine se il bit BF (Buffer Pieno) vale 1 indica che c'è un dato disponibile sul registro SSPBUF.

SSPSTAT

SMP	CKE	D/A#	P	S	RW#	UA	BF
-----	-----	------	---	---	-----	----	----

SSPSCON

WCOL	SSPOV	SSPEN	CKP	SSPM ₃	SSPM ₂	SSPM ₁	SSPM ₀
------	-------	-------	-----	-------------------	-------------------	-------------------	-------------------

SSPSCON2

GCEN	ACKSTAT	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN
------	---------	-------	-------	------	-----	------	-----

Distribuzione dei bit nei tre registri coinvolti nella programmazione del modo lavoro del bus I2C nei PIC16F87X.

Registro SSPCON

Quando abbiamo studiato il modo SPI abbiamo analizzato i codici possibili che possono assumere i quattro bit più significativi SSPM3-0 di questo registro. Quattro di questi codici appartengono al modo lavoro del modulo MSSP con il bus I2C e sono i seguenti:

SSP3-0

1000: Modo master con frequenza $F_{osc}/4 * (SSPAD + 1)$

1011: Modo master controllato da firmware

1110: Modo master controllato da firmware con indirizzo a 7 bit e interrupt attivato

1111: Modo master controllato da firmware e indirizzo da 10 bit e interrupt attivato.

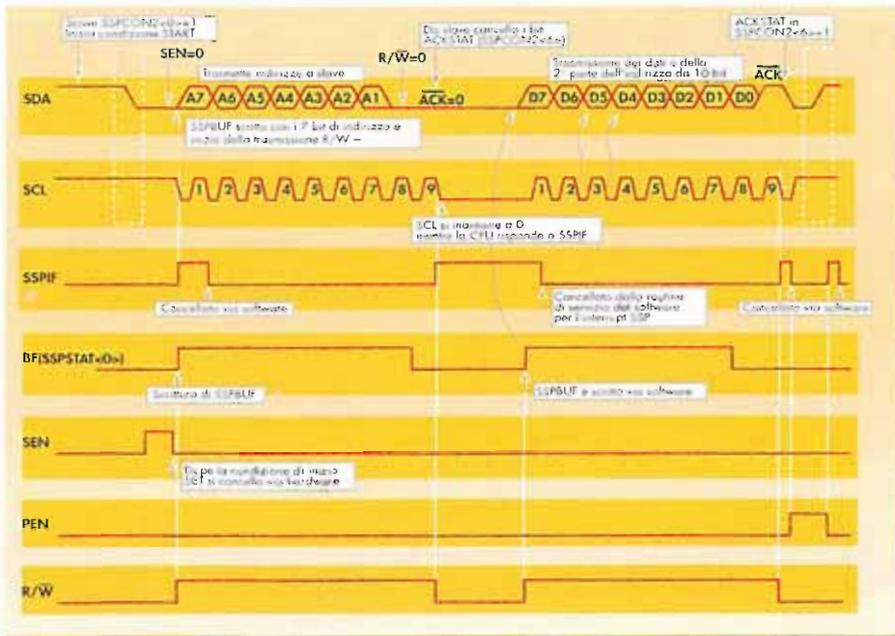
Per fare in modo che il modulo MSSP funzioni è necessario

impostare il bit $SSPEN = 1$, dato che nell'altro caso le linee RC3 e RC4 si comporterebbero come linee convenzionali di I/O digitali. Quando $CKP = 0$ i livelli di questi pin sono configurati secondo le specifiche del bus I2C e viene attivato il clock. Se $SSPOV = 1$ significa che si è verificato un overflow sul registro SSPSR perché non è stato letto in precedenza il contenuto di SSPBUF. Il bit WCOL indica la collisione che si è prodotta in SSPBUF quando si cerca di utilizzarlo senza aver prelevato il valore precedente.

Registro SSPCON2

Il bit GCEN funziona solo in modo slave. Quando si riceve il bit di riconoscimento (ACK#) dallo slave, si imposta a 1 il bit ACKSTAT.

Per iniziare la sequenza di generazione della condizione di riconoscimento si imposta a 1 il bit



Cronogramma di una tipica trasmissione con il bus I2C di un PIC16F87X funzionante in modo master.

rilevato da uno dei bit di SSPCON2.

6ª) Si genera un interrupt al termine del nono impulso di clock e SSPIF = 1.

7ª) Si carica un dato su SSPBUF.

8ª) Quando lo slave ha ricevuto il dato, il master riceve il suo riconoscimento.

9ª) Si genera un interrupt sul nono bit e SSPIF = 1.

10ª) Con PEN = 1 si genera la condizione di STOP per terminare il trasferimento.

11ª) Completata la condizione di STOP si genera un interrupt. Nella figura è riportato il cronogramma tipico di una trasmissione con il bus I2C in un PIC16F87X che funziona in modo master.

ACKEN. Imposteremo RCEN = 1 se vogliamo che il master funzioni come ricevitore e PEN = 1 con l'obiettivo di generare la condizione di STOP. La ripetizione della condizione START si ottiene con RSEN = 1 e con SEN = 1 si inizia una condizione normale di START.

1ª) Si genera la condizione di START impostando il bit SEN = 1.

2ª) Viene impostato il flag SSPIF = 1 quando termina la condizione di START.

3ª) Si carica sul registro SSPBUF l'indirizzo dello slave e R/W#.

4ª) Si trasmette via seriale su SDA il contenuto del SSPBUF.

5ª) Lo slave indirizzato genera la condizione di riconoscimento sul nono impulso di clock, e questo viene

Dispositivi I2C

Esistono sul mercato numerosi circuiti integrati che contengono diversi dispositivi che possono essere collegati al bus I2C. Tra i più importanti ricordiamo modelli con memorie EEPROM, RAM, ecc. controller di periferiche, clock in tempo reale e convertitori DA e AD, come il modello PCF8591, la cui piedinatura, con relativa descrizione, è riportata nella figura.

Sequenza di lavoro nel modo master

Inizieremo impostando SSPEN = 1 sul registro SSPCON. Il master genera le condizioni di START e STOP e i segnali di clock. Il primo byte trasmesso dal master contiene l'indirizzo a sette bit e l'ordine di lettura o scrittura. Inoltre per ogni byte che riceve, il master genera una condizione di riconoscimento (ACK#).

Di seguito numereremo le fasi di un'operazione di trasmissione da parte del master:

	N° PIN	SEGNALE	DESCRIZIONE
AIN0	1-4	AIN0-AIN4	Ingresso analogico per ADC
AIN1	5-7	A0-A2	Linee di indirizzamento via hardware
AIN2	8	Vss	Negativo dell'alimentazione
AIN3	9	SDA	Linea dei dati del bus I ² C
A0	10	SCL	Linea dei dati del bus I ² C
A1	11	OSC	I/O oscillatore
A2	12	EXT	Selezione dell'oscillatore; "0" interno "1" esterno
V _s	13	AGND	Massa del segnale analogico
	14	Vref	Ingresso della tensione di riferimento
	15	Aout	Uscita analogica del DAC
	16	Vdd	Positivo dell'alimentazione

Piedinatura e descrizione dei segnali del dispositivo I2C PCF8591, che contiene un convertitore AD e DA.