

I microcontroller di Intel

Intel è un costruttore americano che grazie ai suoi successi tecnici e commerciali, si pone come leader fra i costruttori di dispositivi elettronici programmabili, in particolare per i microprocessori.

La prima famiglia di microcontroller che ha commercializzato Intel è stata la MCS-48 con tecnologia HMOS e 5 V di alimentazione. Avevano contenitori in formato DIP da 40 pin e PLCC da 44 pin. A metà degli anni Ottanta del secolo scorso, la maggior parte dei progetti di automazione a basso livello di complessità (elettrodomestici, automobili, strumentazione, ecc.), furono sviluppati con componenti della famiglia MCS-51, successiva alla famiglia MCS-48. Nella tabella sono riportati alcuni dei componenti più rappresentativi di questa famiglia insieme alle loro caratteristiche.

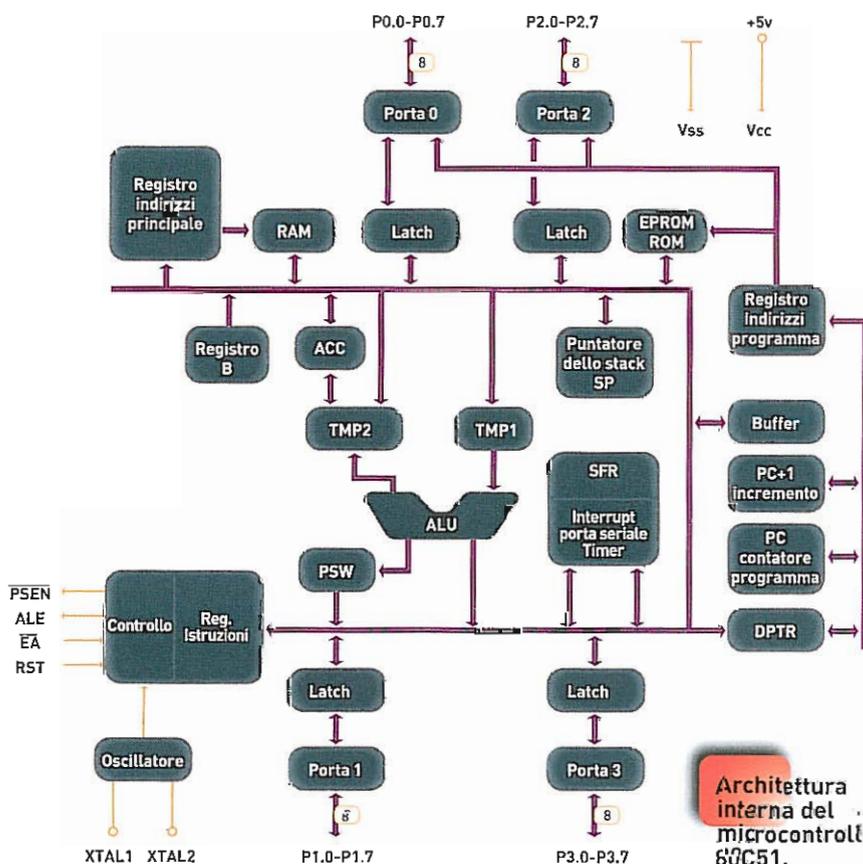
Architettura interna

Nello schema della figura possiamo vedere l'architettura generale del modello 80C51, molto popolare nella famiglia MCS-51.

All'interno della famiglia MCS-51 vi sono numerose sottofamiglie che si caratterizzano principalmente per la loro memoria.

| MODELLO | MEMORIA DI CODICE | RAM | CONTATORI | TECNOLOGIA |
|---------|-------------------|-----|-----------|------------|
| 8051 | ROM 4 KB | 128 | 2 | HMOS |
| 8031 | - | 128 | 2 | HMOS |
| 8751 | EPROM 4 KB | 128 | 2 | HMOS |
| 80C51 | ROM 4 KB | 128 | 2 | CHMOS |
| 80C31 | - | 128 | 2 | CHMOS |
| 87C51 | EPROM 4 KB | 128 | 2 | CHMOS |
| 8052 | ROM 8 KB | 256 | 3 | HMOS |
| 8032 | - | 256 | 3 | HMOS |
| 8752 | EPROM 8 KB | 256 | 3 | HMOS |
| 83C51FA | ROM 8 KB | 256 | 3 | CHMOS |
| 80C51FA | - | 256 | 3 | CHMOS |
| 87C51FA | EPROM 8 KB | 256 | 3 | CHMOS |
| 83C51FB | ROM 16 KB | 256 | 3 | CHMOS |
| 87C51FB | EPROM 16 KB | 256 | 3 | CHMOS |

Tabella con i modelli di microcontroller più importanti della famiglia MCS-51 e loro principali caratteristiche.



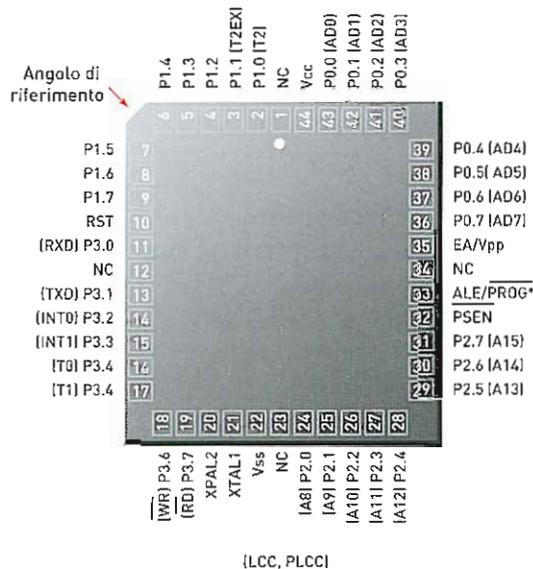
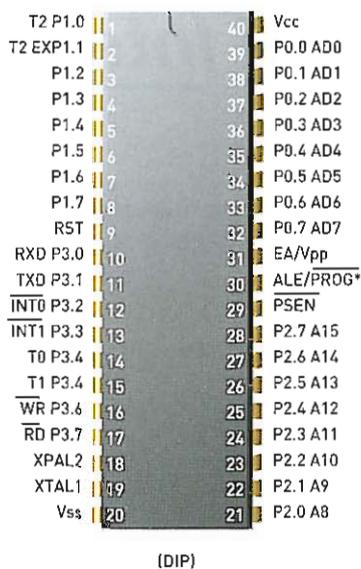
Architettura interna del microcontroller 80C51.

La subfamiglia 80CXXX non dispone di memoria ROM, a eccezione della 80C51 e 80C52. La 83CXXX dispone di una ROM all'interno del chip. La 85CXXX è stata progettata per contenere all'interno del chip una EPROM con il programma di applicazione.

La 87CXXX dispone di una EPROM. Esiste anche una subfamiglia chiamata 8052, che ha nella sua architettura una memoria ROM che contiene un interprete del linguaggio BASIC, come i moduli di Parallax che abbiamo analizzato a suo tempo. Lo spazio di memoria gestito dal 8051 si divide in tre zone:

1ª) Memoria interna di dati, con 256 byte, dei quali la metà sono dedicati a registri specifici per la CPU.

2ª) Memoria di codice interna più memoria esterna. Può raggiungere una dimensione massima di 64 KB, dei quali i 4 KB



Piedinatura dei dispositivi della famiglia MCS-51 nei formati DIP e PLCC.

più bassi sono implementati su ROM all'interno del chip.

3ª) Memoria esterna dei dati, come rappresentato nello schema della figura.

Piedinatura

Nella figura in alto sono riportate le piedinature dei microcontroller della famiglia MCS-51 nel formato DIP e PLCC, come possiamo notare, i pin hanno diverse funzioni multiplexate nel tempo. Esistono due alternative per l'assegnazione di funzioni nel 8051.

Porta 0

È composta da otto linee di I/O TTL. Quando si accede alla memoria esterna, questi pin supportano in modo multiplexato nel tempo i dati (D0-D7) e le otto linee meno significative degli indirizzi (A0-A7).

Porta 1

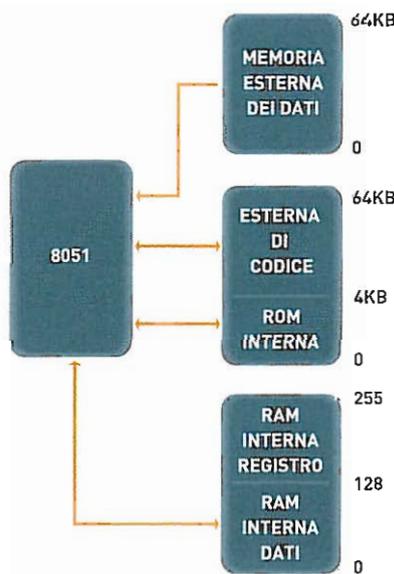
Si tratta di otto linee bidirezionali digitali TTL, che funzionano come ingresso per le otto linee meno significative del bus di indirizzi quando si programma o si verifica la memoria ROM-EPROM.

Porta 2

Porta di I/O parallela, che nell'accesso alla memoria esterna fornisce gli otto bit più significativi dell'indirizzo (A8-A15). Svolge anche la funzione di ingresso delle otto linee più significative, quando si esegue la programmazione/verifica della ROM-EPROM.

Porta 3

Funziona in modo simile alla porta 2, inoltre i suoi pin hanno funzioni multiplexate quali ricezione/trasmisione di dati seriali, richieste di interrupt, ingresso per temporizzatori e lettura/scrittura di dati nella memoria esterna.



Organizzazione dello spazio della memoria dell'8051 in tre zone diverse.